

PAT-NO: JP406188349A

DOCUMENT-IDENTIFIER: JP 06188349 A

TITLE: ELECTROFORMED LEAD FRAME FOR IC AND
MANUFACTURE THEREOF

PUBN-DATE: July 8, 1994

INVENTOR-INFORMATION:

NAME

SHIMAZU, HIROSHI

ASSIGNEE-INFORMATION:

NAME

KYUSHU HITACHI MAXELL LTD

COUNTRY

N/A

APPL-NO: JP04355667

APPL-DATE: December 18, 1992

INT-CL (IPC): H01L023/50, C25D001/00

US-CL-CURRENT: 257/676

ABSTRACT:

PURPOSE: To increase plate thickness by one time electroforming, in order to improve the waist strength of a frame region surrounding a leg part region.

CONSTITUTION: Many holes 6 are patterned and formed in a frame region 2. Thereby electrodeposition amount per unit area is almost constant, and the plate thickness of the fame region 2 is increased only by one time electroforming, so that the waist strength is improved and easy manufacturing at a low cost is enabled.

COPYRIGHT: (C)1994, JPO&Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-188349

(43)公開日 平成6年(1994)7月8日

(51)Int.Cl.⁵

H 0 1 L 23/50

C 2 5 D 1/00

識別記号

A 9272-4M

3 8 1

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号 特願平4-355667

(22)出願日 平成4年(1992)12月18日

(71)出願人 000164461

九州日立マクセル株式会社

福岡県田川郡方城町大字伊方4680番地

(72)発明者 嶋津 博士

福岡県田川郡方城町大字伊方4680番地 九

州日立マクセル株式会社内

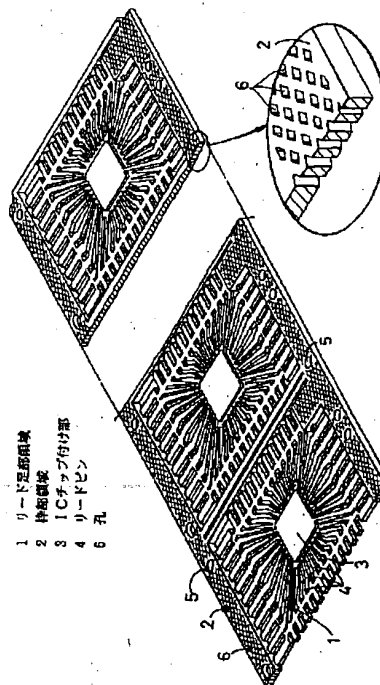
(74)代理人 弁理士 折寄 武士

(54)【発明の名称】 電鍍製のIC用リードフレーム並びにその製造方法

(57)【要約】

【目的】 リード足部領域1を囲む枠部領域2の膜強度を高めるために、その板厚を一回の電鍍で厚くできるようにする。

【構成】 枠部領域2に多数の孔6をパターンニング形成する。これにより単位面積当りの電着量がほぼ一定であることから枠部領域2の板厚を一回の電鍍のみで厚くすることができて膜強度を高めることができ、簡単かつ安価に製造することができる。



【特許請求の範囲】

【請求項1】 ICチップ付け部3および多数のリードピン4をもつリード足部領域1とこれを囲む枠部領域2とからなり、
枠部領域2に増厚用の多数の孔6をパターンニング形成してあることを特徴とする電鍍製のIC用リードフレーム。

【請求項2】 電鍍母型7の表面に、ICチップ付け部3および多数のリードピン4をもつリード足部領域1と、増厚用の多数の孔6をパターンニング形成する枠部領域2のそれぞれのパターンに対応するフォトレジスト膜10を形成する工程と、
電鍍母型7のフォトレジスト膜10で覆われていない表面に電鍍により電着層11を形成する工程と、
電着層11を電鍍母型7から剥離する工程とからなる電鍍製のIC用リードフレームの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は電鍍製のIC用リードフレーム並びにその製造方法に関する。

【0002】

【従来の技術】電鍍製のIC用リードフレームは、ICチップ付け部および多数のリードピンをもつリード足部領域と、これを囲むべたの枠部領域とからなり、そのべたの枠部領域は、IC搭載後はリード足部領域から切り離されるとはいうものの、IC搭載の際にボンディング装置の順送り機構にセッティングされるための孔を所定ピッチで列設した部分で、その自動搬送時にそなえて機械的強度を必要とする部分である。しかしながら、近年、ICの高集積化が図られ、これに伴いリード足部領域の多ピン化および細ピッチ化を図った高精度のリードフレームが要求されており、このためリード足部領域の板厚も薄形化の傾向にあるが、電鍍法においては単位面積当りに電着される金属量（電着量）はほぼ一定であるため、枠部領域がべたであると、リード足部領域を所望の板厚に設定した場合、そのべたの枠部領域が薄くなって腰が弱くなり、自動搬送に支障を来すことになる。こうした問題を解消するために、例えば、特開平3-163857号公報に開示されているように、リード足部領域と枠部領域を電鍍するに際し、その枠部領域のみを1

【0003】

【発明が解決しようとする課題】しかるに、枠部領域の厚みを厚くする上記電鍍法では、1次電鍍後、更に2次電鍍するため、2次電鍍不要箇所であるリード足部領域等のマスキングのためのレジスト膜形成工程や電鍍工程数が増大し、それだけ製造が複雑かつ面倒であった。本発明の目的は、多数のリードピンを配列するリード足部

領域とこれを囲む枠部領域とを電鍍するに際し1次電鍍のみでリード足部領域の増厚、増強を図ることのできるIC用リードフレーム並びにその製造方法を提供せんとするものである。

【0004】

【課題を解決するための手段】本発明の電鍍製のIC用リードフレームでは、図示例のように、ICチップ付け部3および多数のリードピン4をもつリード足部領域1を囲む枠部領域2に、増厚用の多数の孔6をパターンニング形成してあることを特徴とする。本発明の電鍍製のIC用リードフレームの製造方法は、電鍍母型7の表面に、ICチップ付け部3および多数のリードピン4をもつリード足部領域1と、増厚用の多数の孔6をパターンニング形成する枠部領域2のパターンに対応するフォトレジスト膜10を形成する工程と、電鍍母型7のフォトレジスト膜10で覆われていない表面に電鍍により電着層11を形成する工程と、電着層11を電鍍母型7から剥離する工程とからなることを特徴とする。

【0005】

【作用】多数の孔6をパターンニング形成する枠部領域2は、かかる孔6を有しない従来のべた状態の枠部領域の板厚よりも厚肉に電着形成することができる。単位面積当りの電着量はほぼ一定であるからである。その電鍍に際してはフォトレジスト膜形成工程および電鍍工程がそれぞれ一工程で足りることになる。

【0006】

【実施例】図1は本発明に係る電鍍製のIC用リードフレームを多数連ねた状態のままで示しており、ひとつのリードフレームはリード足部領域1と、これを囲む形の枠部領域2とからなり、リード足部領域1にはその中央にICチップ付け部3が形成されるとともに、この周囲に多数本のリードピン4が形成されている。枠部領域2にはボンディング装置の順送り機構にセッティングされるためのセッティング孔5が送り方向に所定ピッチで形成されるとともに、増厚用の多数の孔6を設けている。その孔6の形状は角孔、図3に示すとき丸孔、スリット孔、そのほかの形状を問うものではない。孔6の径はセッティング孔5の径よりも小さくすることが、両者の区別、およびセッティングの確実性を確保するうえで好ましいが、必ずしも無数の微細孔に限られるものではない。

【0007】つぎに、このようなリードフレームの電鍍法の一例を図2の(A)ないし(E)に基づき説明する。まず、図2の(A)に示すように、電鍍母型7の表面にネガタイプフォトレジスト8を均一に塗布して乾燥する。ついで、そのレジスト8の上に同図の(B)に示すごとく上記リード足部領域1および枠部領域2のパターンに対応するネガタイプフィルム9を密着させ、焼き付け、現像、乾燥の各処理を行って、同図の(C)に示すごとくリード足部領域1および枠部領域2のパター

ンに対応するフォトレジスト膜10を形成する。勿論、上記フォトレジスト8としては、ネガタイプのもので代えて、ポジタイプのものであってもよい。

【0008】について、フォトレジスト膜10が形成された電鍍母型7を電着槽に移し、ニッケル、あるいはニッケル-コバルト、ニッケル-マンガン、ニッケル-鉄などの合金の電鍍を行って、同図の(D)に示すごとく電鍍母型7のフォトレジスト膜10で覆われていない表面に、電着層11を形成する。この電着層11がリード足部領域1と枠部領域2に相当する。この電鍍では単位面積当りに電着される金属量はほぼ一定であるから、多数の孔6をパターンニング形成する枠部領域2は、従来のべた状態の枠部領域よりも厚肉に電着形成することができるのである。

【0009】枠部領域2の厚みは、例えば、リードフレームの板幅が55mm、リードピン4の本数が200~300本の場合、100~125μm厚程度でもって自動搬送に支障なき腰強度を得ることができて所期の目的を達成できるので、リード足部領域1の厚みとの関係で両領域2・1の開孔率(開孔面積/領域面積)を任意に調整することで、リード足部領域1の厚みと同等あるいはそれ以上に厚くすることは任意である。電鍍後、電鍍母型7から電着層11を剥離することにより、同図の(E)および図1に示すごとくリードフレーム電鍍製品が得られる。

【0010】上記のように枠部領域2に多数の孔6をパターンニング形成することにより、その板厚を厚くすることができ、腰強度を強くすることができる。すなわち、一般に、はりのたわみ δ は、

$$\delta = M / EI$$

ただし、M:曲げモーメント、E:材料特有のヤング率、I:断面2次モーメント

で与えられる。断面2次モーメントIは、

$$I = bh^3 / 12$$

ただし、h:図2の(E)に示す枠部領域2の板厚、b:孔6・6間の肉部の幅

で与えられる。したがって、枠部領域2の板厚hをアップさせることで、多数の孔6を設けることにより各孔6・6間の肉部の幅bが小さくなっても、枠部領域2のたわみは小さくなり、腰強度の強い枠部領域2を得ることができる。

【0011】

【発明の効果】本発明によれば、リード足部領域1を囲む枠部領域2に多数の孔6をパターンニング形成することで該枠部領域2を一回の電鍍工程のみで増厚、増強することができるので、IC用リードフレームを簡単かつ安価に製造することができて有利である。

【図面の簡単な説明】

【図1】連続状態のIC用リードフレームの一部を切欠して示す斜視図である。

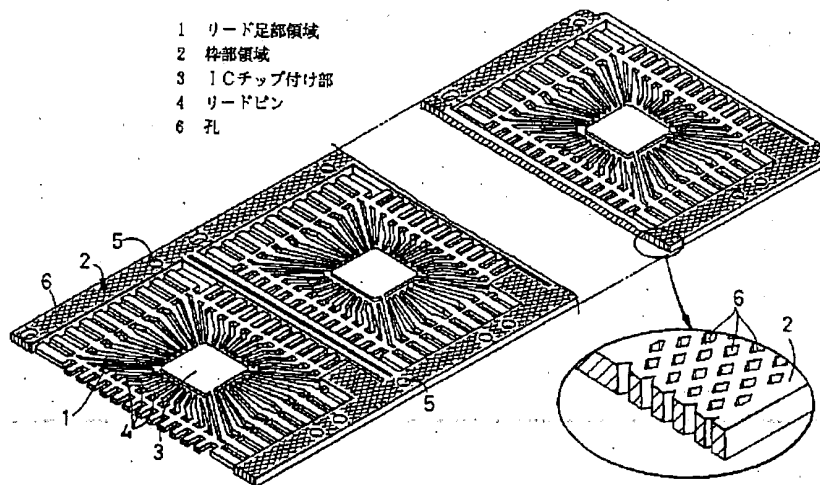
【図2】IC用リードフレームの電鍍工程図である。

【図3】他の実施例を示すIC用リードフレームの平面図である。

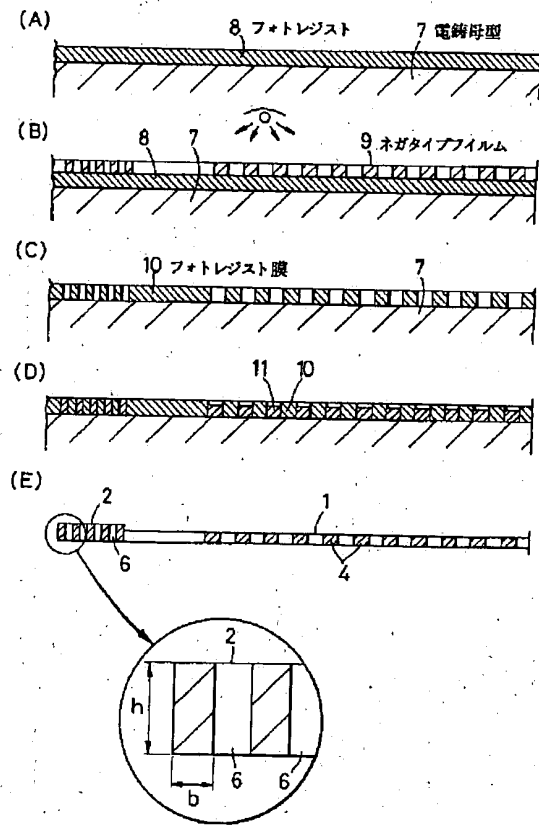
【符号の説明】

- 1 リード足部領域
- 2 枠部領域
- 3 ICチップ付け部
- 4 リードピン
- 6 孔

【図1】



【図2】



【図3】

